

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-214978

(43)Date of publication of application : 11.08.1998

(51)Int.Cl.

H01L 29/84

G01C 19/56

G01P 15/12

(21)Application number : 09-033035

(71)Applicant : AISIN SEIKI CO LTD

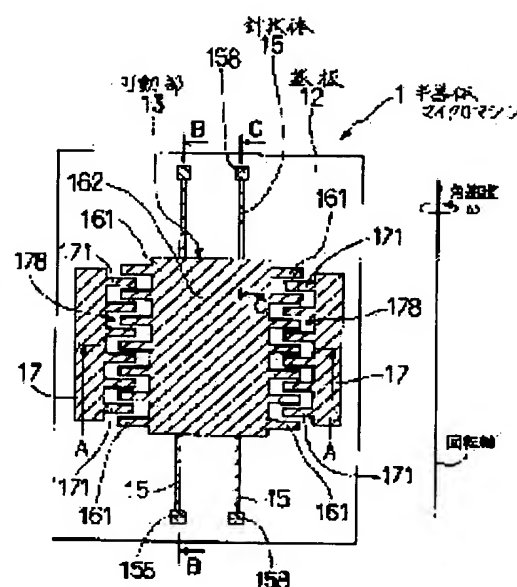
(22)Date of filing : 30.01.1997

(72)Inventor : KATO MANABU

(54) SEMICONDUCTOR MICROMACHINE AND ITS MANUFACTURE**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide a semiconductor micromachine in which dispersion in its characteristic is small and to provide its manufacturing method.

SOLUTION: A semiconductor micromachine is provided with a substrate 12 and with a movable part 13 which is arranged so as to face the substrate 12 by keeping a gap part and which is supported by needlelike bodies 15. The moving part 13 is composed of a polycrystal Si thin film. The needlelike bodies 15 are composed of a polycrystal Si thin film constituted of crystal particles whose particle size is larger than that of the polycrystal Si thin film constituting the moving part 13. In addition, when the moving part 13 and the needlelike bodies 15 are formed, an Si thin film is formed on a substrate material on the side of the moving part and on a substrate material on the side of the needlelike bodies.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-214978

(43) 公開日 平成10年(1998) 8月11日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 29/84

H 0 1 L 29/84

Z

G 0 1 C 19/56

G 0 1 C 19/56

G 0 1 P 15/12

G 0 1 P 15/12

審査請求 未請求 請求項の数11 F D (全 13 頁)

(21) 出願番号

特願平9-33035

(22) 出願日

平成9年(1997) 1月30日

(71) 出願人 000000011

アイシン精機株式会社

愛知県刈谷市朝日町2丁目1番地

(72) 発明者 加藤 孝

愛知県刈谷市朝日町2丁目1番地 アイシン精機株式会社内

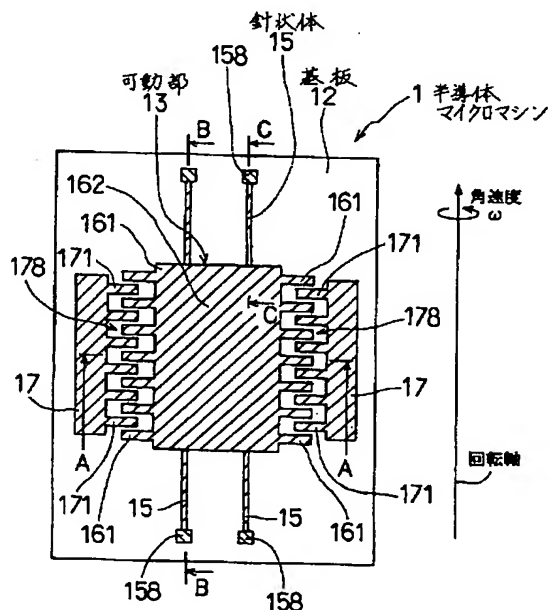
(74) 代理人 弁理士 高橋 祥泰

(54) 【発明の名称】 半導体マイクロマシン及びその製造方法

(57) 【要約】

【課題】 特性にばらつきの少ない、半導体マイクロマシン及びその製造方法を提供すること。

【解決手段】 基板12と該基板12に間隙部を設けて対向配置されると共に、針状体15によって支持された可動部13とを有し、上記可動部13は多結晶Si系薄膜よりなり、かつ上記針状体15は上記可動部13を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなる。また、上記可動部13と針状体15を作成するに当たっては、可動部側下地材と針状体側下地材とに対しSi系薄膜を形成する。



【特許請求の範囲】

【請求項1】 基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンにおいて、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなる、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなる、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシン。

【請求項2】 基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンであって、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなる、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなる、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシンを製造するに当たり、上記可動部及び上記針状体の作成に当たっては、まず、上記基板に対し、可動部となるSi系薄膜を形成するための可動部側下地材と、針状体となるSi系薄膜を形成するための針状体側下地材とを形成し、次いで、上記可動部側下地材及び上記針状体側下地材の表面に対しSi系薄膜を形成すると共に、該Si系薄膜の形成の初期段階においては、上記可動部側下地材における核密度は、上記針状体側下地材の核密度よりも高く保持してあり、次いで、上記Si系薄膜を上記可動部及び上記針状体の形状に加工し、その後、上記可動部側下地材及び上記針状体側下地材を除去し、上記間隙部を形成することを特徴とする半導体マイクロマシンの製造方法。

【請求項3】 請求項1または2において、上記Si系薄膜の形成にあたっては、原料ガスとして、 SiH_4 、 GeH_4 、 CH_4 より選ばれる少なくとも一種を用いることを特徴とする半導体マイクロマシンの製造方法。

【請求項4】 請求項2または3において、上記針状体側下地材としては、上記可動部側下地材として選択した物質よりも、 Si 、 N 、 SiN 、 SiON 、 SiO_2 、 BSG （ボロンガラス） PSG （リンガラス） BPSG （ボロフォスホシリケートガラス）という順位において、より下位の物質を選択することを特徴とする半導体マイクロマシンの製造方法。

【請求項5】 基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンであって、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針

状体は単結晶Si系薄膜よりなる、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなる、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシンを製造するに当たり、上記可動部及び上記針状体の作成に当たっては、まず、上記基板に対し下地材を形成し、次いで、上記下地材に対しSi系薄膜を形成し、次いで、上記Si系薄膜を上記可動部及び上記針状体の形状に加工すると共に、上記針状体となる部分のSi系薄膜を選択的に加熱し、次いで、上記下地材を除去し、上記間隙部を形成することを特徴とする半導体マイクロマシンの製造方法。

【請求項6】 請求項5において、上記Si系薄膜には上記選択的な加熱の際の熱膨張による破損防止用の保護膜を設けてなり、該保護膜を形成した後、上記針状体となる部分のSi系薄膜を選択的に加熱することを特徴とする半導体マイクロマシンの製造方法。

【請求項7】 請求項5または6において、上記加熱における加熱手段としては、レーザー光、ランプ光または電流のいずれか一種より選択することを特徴とする半導体マイクロマシンの製造方法。

【請求項8】 請求項5または6において、上記加熱における加熱手段は、レーザー光、またはランプ光であり、これらの光は針状体の太さ程度に絞られていることを特徴とする半導体マイクロマシンの製造方法。

【請求項9】 請求項5～8のいずれか一項において、上記針状体となる部分のSi系薄膜の光吸収率を、上記可動部となる部分のSi系薄膜の光吸収率よりも高くすることを特徴とする半導体マイクロマシンの製造方法。

【請求項10】 請求項9において、上記Si系薄膜には、 SiN 膜、 SiON 膜、 SiO_2 膜が単層または多層状に設けてあることを特徴とする半導体マイクロマシンの製造方法。

【請求項11】 請求項9において、上記Si系薄膜には、カーボン薄膜が設けてあることを特徴とする半導体マイクロマシンの製造方法。

【発明の詳細な説明】

【0001】

【技術分野】 本発明は、各種微小センサ等に利用可能な半導体マイクロマシン及びその製造方法に関する。

【0002】

【従来技術】 従来、大きさが微小である角速度センサ（ジャイロセンサ）、加速度センサ（Gセンサ）、マイクロアクチュエーター等を作成する技術として、シリコン等の半導体材料を利用したマイクロマシンニング技術が開発されている。この技術によれば、通常の半導体回路等の作成技術を組み合わせ、1ミリ以下の微小な上記セ

ンサ等を作成することができる。このような技術により作成された製品の一例として、以下に示すとき角速度センサとして機能する半導体マイクロマシンがある。

【0003】後述の図1に示すごとく、上記半導体マイクロマシン1は、基板12と、該基板12に間隙部を設けて対向配置されると共に、針状体15によって支持された可動部13と、該可動部13を挟み、その両側に対向配置された一对の固定部17とよりなる。また、上記可動部13は上記基板12に対し平行となるように配置されてなる。また、上記可動部13は、その両側に一体的に設けた駆動用電極部161を有している。

【0004】後述の図3(b)に示すごとく、上記基板12における上記可動部13との対向面には、該可動部13との距離を検出するための距離検出用電極18が設けてある。また、上記可動部13には、上記距離検出用電極18と対になって動作する検出用電極部162が設けてあり、距離検出用電極18と、検出用電極162よりなるコンデンサの静電容量を検出することにより、上記可動部13と上記基板12との距離を検出する。

【0005】また、上記固定部17には、上記可動部13を振動させるための固定部側駆動用電極部171が設けてある。上記固定部側駆動用電極部171と上記駆動用電極部161とは、相互にかみ合うように配置されてなり、両者の間には微細な隙間178が形成されている。

【0006】上記半導体マイクロマシン1において、角速度の検出は以下に示すごとく行なわれる。まず、上記固定部側駆動用電極部171、上記駆動用電極部161間に周期的な電圧を印加する。これにより、上記可動部13において、上記基板12に対して平行方向の水平振動が発生する。

【0007】この状態にある上記半導体マイクロマシン1に対し、図1に示す回転軸の方向に、角速度 ω となる回転運動を加える。これにより、上記可動部13にはコリオリ力による上記基板12に対する垂直方向への振動が発生する。なお、上記水平方向への振動と垂直方向への振動との間には、 $F = 2m\omega v$ （ここにFはコリオリの力、mは可動部の質量、vは水平方向の可動部の速度）という関係が成立し、水平振動の状態により垂直方向への振動が決定される。

【0008】上記可動部13の垂直振動により、該可動部13と基板12との間の間隙部の距離が、上記振動の周期に従って変化する。ところで、上記検出用電極部162は針状体15、電極パッド158と電気的な導通がとれており、該電極パッド158はアースされている。このため、上記検出用電極部162は常時0Vに保持されてなる。

【0009】また、上記距離検出用電極18と上記検出用電極部162はコンデンサを構成し、その容量は電極間距離に反比例する。このため、上記距離検出用電極1

8に一定電圧を加えることにより、上記間隙部の距離の変化を上記検出用電極部162と上記距離検出用電極18より構成されるコンデンサに蓄積される電荷の変動の値として検出することができる。

【0010】このような半導体マイクロマシン1は、従来、以下に示すごとく、通常の半導体回路作製技術を利用することにより作製されていた。即ち、後述の図2～図5に示すごとく、p型基板12に対して、n型のドーパントのドーピングにより上記距離検出用電極18等を予め作製した基板12を準備する。次いで、上記基板12の表面にエッチングストップ層54を設け、更にその表面にエッチング層55を設ける。

【0011】次に、フォトリソ工程によりレジストパターンを形成し、これをマスクとしてRIE（反応性イオンエッチング、reactive ion etching）によりエッチング層55、エッチングストップ層54をエッチングし、針状体15と基板12とのコンタクトホールを形成する。

【0012】次に、上記エッチング層55の表面に多結晶Si系薄膜57を設けドーパントであるリンをイオン注入によりドーピングする。その後、上記多結晶Si系薄膜57のドーパントの活性化、内部応力緩和等の目的から、これに対し熱処理を施す。なお、上記多結晶Si系薄膜に代えて、非晶質Si系薄膜を用いることもできる。

【0013】そして、上記熱処理の済んだ多結晶Si系薄膜57に対し、フォトリソ工程及びRIEにより、上記多結晶Si系薄膜57を所定の形状にエッチングする。これにより、上記可動部13、針状体15、固定部17となる部分を作成する。

【0014】次に、上記可動部13、針状体15の下部及びその近傍のエッチング層55を除去し（後述の図2、図4参照）、この部分を空隙部11となす。その後、上記可動部13、固定部17、距離検出用電極18に対し電圧印加用の電極パッドを適宜設けて、半導体マイクロマシン1となす。なお、上記工程では略したが、各電極と各電極パッドを接続する配線はp型基板に対してn型にドーピングした領域、Si系薄膜57を用い、別途配線を設けたりする。

【0015】

【解決しようとする課題】しかしながら、上記従来の半導体マイクロマシンには、以下に示す問題点があった。即ち、上記針状体15及び上記可動部13は共に多結晶（または非晶質）のSi系薄膜より構成されている。ところで、一般に単結晶の物質の強度等の機械的特性は、その物質の大きさ、形状等によって決定される。ところが、多結晶または非晶質の物質の強度等の機械的特性は一意的には決まらない。該多結晶または非晶質の物質を作成する際の各種条件、環境等によりばらつきのある値をとる。

【0016】よって、上記針状体15が多結晶または非晶質のSi系薄膜により形成されている場合には、製造工程中の環境、製造条件の微妙な差異を原因として強度等の機械的特性にばらつきが生じてしまう。

【0017】そして、上記半導体マイクロマシン1において、上記針状体15は可動部13を支持すると共に、可動部13の振動の状態を決定する重要な部分である。このため、上記針状体15においては、その強度等の機械的特性にばらつきの少ないことが要求される。なぜなら、上記針状体15における機械的特性が変化することにより、該針状体15におけるバネ定数等も変化してしまうためである。以上により、従来の多結晶（または非晶質）のSi系薄膜よりなる針状体を有する半導体マイクロマシンは、その特性に大きなばらつきが存在する。

【0018】このようなばらつきのある半導体マイクロマシンの中でも特に上述した角速度センサとして作用する半導体マイクロマシンにおいては、その検出された角速度の値が不正確となる。なお、この問題は、例えばマイクロアクチュエータとして機能する半導体マイクロマシンにおいても同様に発生する。

【0019】本発明は、かかる問題点を鑑み、特性にばらつきの少ない、半導体マイクロマシン及びその製造方法を提供しようとするものである。

【0020】

【課題の解決手段】請求項1の発明は、基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンにおいて、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなり、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなり、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシンにある。

【0021】本発明の作用につき、以下に説明する。本発明にかかる半導体マイクロマシンにおいて、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなり、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなり、

【0022】または、上記可動部は多結晶Si系薄膜よりなり、上記針状体は上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなり。即ち、本発明にかかる針状体は、上記可動部を構成する多結晶Si系薄膜または非晶質Si系薄膜よりも、より単結晶Si系薄膜に近い結晶構造を有するSi系薄膜よりなる。

【0023】ところで、単結晶の物質における機械的

性は結晶の大きさと形状に依存するため、大きさと形状がほぼ同一である単結晶Si系薄膜よりなる針状体間には機械的特性のばらつきが殆ど存在しない。また、完全な単結晶ではなくとも、その結晶粒がある程度大きい場合、即ち近似的に単結晶とみなすことができる程度に大きい結晶粒を有する多結晶Si系薄膜よりなる針状体においても、機械的特性のばらつきは殆ど存在しない。

【0024】また、上記針状体における結晶粒の粒径が特に可動部の結晶粒の粒径よりも大きい場合には、バネとして作用する上記針状体中において結晶の不連続面が少なく、機械的特性の不確定要素が減少する。即ち、機械的特性のばらつきが小さくなる。

【0025】そして、上記針状体は上記可動部を支持すると共に、該可動部の振動の状態を決定する重要な部分である。上述したごとく、本発明にかかる半導体マイクロマシンにおいては上記針状体に機械的特性のばらつきが殆ど存在しない。よって、上記針状体のバネ定数（即ち可動部の振動の状態についてもっとも影響のあるパラメータである。）等についてもばらつきが殆ど存在しない。このため、本発明にかかる半導体マイクロマシンは、その特性にばらつきの少ない優れた半導体マイクロマシンである。

【0026】よって、上記半導体マイクロマシンが従来技術及び実施形態例において示したごとく角速度センサとして機能するものである場合には、上記針状体のバネ定数にばらつきが殆ど存在しないため、上記可動部の水平振動にばらつきが殆ど存在しない。このため、精度よく角速度を検出することができる。また、上記半導体マイクロマシンが加速度センサ等である場合も、上記針状体が垂直方向へ働く力に対するバネとして作用することから、同様に精度よく加速度を検出することができる。

【0027】また、上記半導体マイクロマシンがマイクロアクチュエータである場合も、上記針状体が上記可動部を支持するバネとして作用することから、動作のばらつきの低減という効果を得ることができる。

【0028】以上のように、本発明によれば、特性にばらつきの少ない、半導体マイクロマシンを提供することができる。

【0029】なお、上記Si系薄膜としては、例えば、いわゆるIV族半導体よりなるSi、Ge、Si_{1-x}Ge_x、C（ダイヤモンド）、SiC、Si_{1-x}Ge_xC_(1-x-y)、Ge_xC_{1-x}等の薄膜を用いることができる。

【0030】また、上記基板としては、単結晶シリコン基板、多結晶シリコン基板、ガラス基板、単結晶サファイア基板、ステンレス基板等を用いることができる。上記単結晶シリコン基板は入手容易であるため、半導体マイクロマシンの生産性を高めることができる。また、半導体マイクロマシンの製造プロセスを通常のLSI製造プロセスと併用することができる。

【0031】上記多結晶シリコン基板は安価に入手することができる。このため、半導体マイクロマシンの製造コスト等を安価とすることができる。また、上記ガラス基板は安価であり、また入手しやすい材料であるため、半導体マイクロマシンの製造コスト等を安価とすることができる。

【0032】次に、請求項2の発明は、基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンであって、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなり、または、上記可動部は非晶質Si系薄膜よりなり、上記針状体は多結晶Si系薄膜よりなり、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシンの製造するに当たり、上記可動部及び上記針状体の作成に当たっては、まず、上記基板に対し、可動部となるSi系薄膜を形成するための可動部側下地材と、針状体となるSi系薄膜を形成するための針状体側下地材とを形成し、次いで、上記可動部側下地材及び上記針状体側下地材の表面に対しSi系薄膜を形成すると共に、該Si系薄膜の形成の初期段階においては、上記可動部側下地材における核密度は、上記針状体側下地材の核密度よりも高く保持してあり、次いで、上記Si系薄膜を上記可動部及び上記針状体の形状に加工し、その後、上記可動部側下地材及び上記針状体側下地材を除去し、上記間隙部を形成することを特徴とする半導体マイクロマシンの製造方法にある。

【0033】上記製造方法において、上記基板には、可動部となるSi系薄膜を形成する可動部側下地材と、針状体となるSi系薄膜を形成する針状体側下地材とが設けてなり、ここに対しSi系薄膜が下記の条件のもとで形成される。ここに条件とは、上記Si系薄膜の形成の初期段階においては、上記可動部側下地材における核密度は、上記針状体側下地材の核密度よりも高く保持されてなることである。

【0034】ところで、後述する図8に示すごとく、より結晶核の密度が高い部分、即ち核密度の高い部分においては、結晶核相互間の距離が短いことから、結晶粒はあまり大きく成長することができない。一方、結晶核の密度が低い部分、即ち核密度の低い部分においては、結晶核相互間の距離にゆとりがあるため、結晶粒は充分成長することができる。これらのことより、本発明によれば可動部の結晶粒よりも針状体の結晶粒を大きくすることができる。

【0035】このため、上述の請求項1において示したとき、上記針状体を、上記可動部を構成する多結晶Si系薄膜または非晶質Si系薄膜よりも、より単結晶Si

i系薄膜に近い結晶構造を有するSi系薄膜より構成することができる。よって、上記針状体における機械的特性のばらつきの殆ど存在しない半導体マイクロマシンを得ることができる。

【0036】以上により、本発明によれば、特性にばらつきの少ない、半導体マイクロマシンの製造方法を提供することができる。

【0037】なお、上記可動部側下地材としては、例えばエッチング液により除去可能なエッチング層の表面にSiO₂膜、SiN膜等を形成したものを用いることができる。また、上記針状体側下地材としては、同じくエッチング液により除去可能なエッチング層を用いることができる。

【0038】この場合、上記エッチング層としては、リンガラス、砒素ガラス、SiO₂等を用いることができる。また、上記エッチング液としては、フッ酸、パワードフッ酸等を用いることができる。そして、上記可動部の下部のエッチング層と上記針状体の下部のエッチング層とは同一のエッチング層により構成されていることが好ましい(図6(a-1)、図6(a-2)参照)。

【0039】次に、請求項3の発明のように、上記Si系薄膜の形成にあたっては、原料ガスとして、SiH₄、GeH₄、CH₄より選ばれる少なくとも一種を用いることが好ましい。上記原料ガスにより形成されるSi系薄膜はIV族半導体よりなる半導体薄膜となる。このため、上記Si系薄膜の導電性を制御する不純物としては、通常の単結晶Siの導電性制御に使用されるものと同じものを使用することができる。このため、可動部内に電極または配線を容易に形成することができる。

【0040】次に、請求項4の発明のように、上記針状体側下地材としては、上記可動部側下地材として選択した物質よりも、Si、N、>SiN>SiON>SiO₂>BSG(ボロンガラス)>PSG(リンガラス)>BPSG(ボロフォスホシリケートガラス)という順位において、より下位の物質を選択することが好ましい。即ち、例えば可動部側下地材としてSiO₂を選択した場合には、針状体側下地材とし、それよりも下位のBSG、PSG、又はBPSGを選択する。

【0041】上記不等式は、結晶粒の形成のし易さを示しているので、これにより、針状体側下地材の核密度を低くすることができる。また、本請求項に示すとき物質にて針状体側下地材、可動部側下地材を形成することにより、他の処理・操作を行うことなく、自然と針状体側の結晶粒の大きさを大きくすることができる。

【0042】また、請求項5の発明は、基板と、該基板に間隙部を設けて対向配置されると共に針状体によって支持された可動部とを有する半導体マイクロマシンであって、上記可動部は多結晶Si系薄膜または非晶質Si系薄膜よりなり、上記針状体は単結晶Si系薄膜よりなり、または、上記可動部は非晶質Si系薄膜よりなり、

上記針状体は多結晶Si系薄膜よりなる、または、上記可動部及び上記針状体は共に多結晶Si系薄膜よりなり、かつ上記針状体は、上記可動部を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなることを特徴とする半導体マイクロマシンを製造するに当たり、上記可動部及び上記針状体の作成に当たっては、まず、上記基板に対し下地材を形成し、次いで、上記下地材に対し、Si系薄膜を形成し、次いで、上記Si系薄膜を上記可動部及び上記針状体の形状に加工すると共に、上記針状体となる部分のSi系薄膜を選択的に加熱し、次いで、上記下地材を除去し、上記間隙部を形成することを特徴とする半導体マイクロマシンの製造方法にある。

【0043】上記Si系薄膜の形成は、CVD法、スパッタ法、蒸着法により行うことができる。次に、上記Si系薄膜へのドーピングは、Si系薄膜の形成と同時にドーピングしてもよいが、上記Si系薄膜の形成後に、イオン注入、固相拡散、気相拡散等の手段によりドーピングすることもできる。また、上記選択的加熱としては、針状体となる部分のSi系薄膜のみを選択して加熱する方法、または、上記針状体となる部分のSi系薄膜を、少なくとも上記可動部となる部分のSi系薄膜よりも高温で加熱する方法を挙げることができる。

【0044】本請求項にかかる製造方法においては、針状体及び可動部を同一のSi系薄膜より作成し、上記針状体となる部分のSi系薄膜についてはこれを選択的に加熱してなる。上記選択的な加熱により針状体となる部分のSi系薄膜の結晶粒においては、これを構成する各原子の再配列が発生する。このため、この部分にはより大きな結晶粒が形成され、この部分の結晶性が高くなる。

【0045】よって、上述の請求項1において示したごとく、本発明の製造方法によれば、上記針状体は、上記可動部を構成する多結晶Si系薄膜または非晶質Si系薄膜よりも、より単結晶Si系薄膜に近い結晶構造を有するSi系薄膜よりなる半導体マイクロマシンを製造することができる。よって、針状体における機械的特性のばらつきの殆ど存在しない半導体マイクロマシンを得ることができる。

【0046】次に、請求項6の発明によれば、上記Si系薄膜には上記選択的な加熱の際の熱膨張による破損防止用の保護膜を設けてなり、該保護膜を形成した後、上記針状体となる部分のSi系薄膜を選択的に加熱することが好ましい。これにより、上記Si系薄膜の熱膨張による破損を抑制して、針状体となるSi系薄膜の結晶粒を成長させることができる。なお、上記保護膜としては、例えば、SiN、SiON、SiO₂、PSG、珪素ガラス等を用いることができる。

【0047】次に、請求項7の発明のように、上記加熱における加熱手段としては、レーザー光、ランプ光また

は電流のいずれか一種より選択することが好ましい。これにより、必要な部分にのみ熱エネルギーの供給が可能となり、加熱の選択性を高めることができる。

【0048】次に、請求項8の発明のように、上記加熱における加熱手段は、レーザー光、またはランプ光であり、これらの光は針状体の太さ程度に絞られていることが好ましい。これにより、針状体となる部分のSi系薄膜を選択的かつ効率よく加熱することができる。なお、上記基板が単結晶Si基板より構成されている場合には、上記Si系薄膜と上記基板とが接合する部分を出発点とし、ここより可動部となる部分のSi系薄膜に向けて上記レーザー光またはランプ光を照射することが好ましい。これにより、基板における結晶情報を針状体となるSi系薄膜が得ることができ、単結晶Si系薄膜よりなる針状体を作成することができる。

【0049】次に、請求項9の発明のように、上記針状体となる部分のSi系薄膜の光吸収率を、上記可動部となる部分のSi系薄膜の光吸収率よりも高くすることが好ましい。これにより、レーザー光またはランプ光による加熱の際に、針状体となる部分のSi系薄膜を選択的かつ効率よく加熱することができる。

【0050】また、上記光吸収率の制御方法としては、以下に示す請求項10のごとき、単層または多層状の膜を設ける方法がある。他には、Si系薄膜の下部の下地層に対し膜厚制御を施し、これを単層または多層とすることが好ましい。これにより、上記下地層における光の反射率を変えることができ、よって、Si系薄膜の光吸収率を変化させることができる。

【0051】また、上記Si系薄膜における針状体となる部分の表面または下部に対し、上記Si系薄膜よりもバンドギャップの狭い半導体層を設けることが好ましい。これにより上記Si系薄膜には吸収されず、上記半導体層のみに吸収可能な波長を選択して照射することにより、針状体となる部分のSi系薄膜を容易に選択かつ効率的に加熱することができる。

【0052】次に、請求項10の発明のように、上記Si系薄膜には、SiN膜、SiON膜、SiO₂膜が単層または多層状に設けてあることが好ましい。これにより、針状体となる部分のSi系薄膜を選択的かつ効率よく加熱することができる。なお、上記針状体となる部分のSi系薄膜は光吸収率が高くなるように、可動部となる部分のSi系薄膜の光吸収率が低くなるように、上記膜を設けることが好ましい。

【0053】次に、請求項11の発明のように、上記Si系薄膜には、カーボン薄膜が設けてあることが好ましい。上記カーボン薄膜を設けた部分は熱の吸収率が高くなる。よって、効率的な加熱を行うことができる。なお、上記針状体となる部分のSi系薄膜に上記カーボン薄膜を設けることが好ましい。

【0054】

【発明の実施の形態】

実施形態例1

本発明の実施形態例にかかる半導体マイクロマシン及びその製造方法につき、図1～図8を用いて説明する。なお、本例の半導体マイクロマシンはマイクロマシニング技術により作成された角速度センサである。図1に示すごとく、本例の半導体マイクロマシン1は、基板12と該基板12に間隙部11を設けて対向配置されると共に、針状体15によって支持された可動部13とを有する。

【0055】上記可動部13は多結晶Si系薄膜よりなり、かつ上記針状体15は上記可動部13を構成する多結晶Si系薄膜よりも大きな粒径を有する結晶粒より構成された多結晶Si系薄膜よりなる。

【0056】また、上記半導体マイクロマシン1における上記可動部13及び上記針状体15の作成に当たっては、まず、上記基板12に対し、その表面に可動部13となるSi系薄膜を形成する可動部側下地材と、一方、その表面に針状体15となるSi系薄膜を形成する針状体側下地材とを準備する。

【0057】次いで、上記可動部側下地材と上記針状体側下地材とに対し、CVD法（化学気相成長法）を利用してSi系薄膜を形成すると共に、上記Si系薄膜の形成の初期段階においては、上記可動部側下地材における核密度は、上記針状体側下地材の核密度よりも高く保持する。次いで、上記Si系薄膜へのドーピングと、ドーパントの活性化及び上記Si系薄膜の歪緩和のための熱処理を行い、上記Si系薄膜を上記可動部13及び上記針状体15の形状に加工する。その後、上記下地材を除去し、上記間隙部11を形成する。

【0058】次に、上記半導体マイクロマシン1の詳細な構造につき説明する。図1に示すごとく、本例の半導体マイクロマシン1は、基板12と、該基板12に間隙部を設けて対向配置されると共に、針状体15によって支持された可動部13とよりなる。上記可動部13内には駆動用電極部161と検出用電極部162が設けてある。また、上記可動部13の両側には、基板12に固定された一対の固定部17が設けてある。なお、上記駆動用電極部161の少なくとも一つを可動部13の基板12に対し平行方向への振動検出用電極として用いることも可能である。

【0059】上記可動部13の両側には楕形の駆動用電極部161が設けてある。また、上記固定部17には、上記駆動用電極部161と相互にかみあうように配置される楕形の固定部側駆動用電極部171が設けてある。なお、上記駆動用電極部161と固定部側駆動用電極部171との間には、微細な間隙178が設けてなる。また、上記針状体15は、後述する図5（b）に示すごとく脚部559によって上記基板12に対し支持固定される。

【0060】また、図2（b）、図4（b）に示すごとく、上記基板12には上記可動部13における検出用電極部162に対面する位置に、基板12と可動部13との間の間隙部11の距離を検出するための距離検出用電極18を配設してなる。なお、上記針状体15は電極パッド158に接続されており、該電極パッド158は駆動回路または検出回路に接続されている。

【0061】次に、上記半導体マイクロマシン1の詳細な製造方法について説明する。なお、図2（a）～

10 （c）及び図3（a）、（b）にかかる図面は、半導体マイクロマシン1を図1における横方向、すなわちA-A線にて切断した断面を示して、その製造プロセスを説明する図面である。また、図4（a）～（c）及び図5（a）、（b）はそれぞれ図2（a）～（c）及び図3（a）、（b）に対応した製造プロセスを説明する図であるが、半導体マイクロマシン1を図1における縦方向、即ちB-B線にて切断した断面を示した図面である。

20 【0062】また、図6（a-1）～（c）及び図7（a）、（b）もそれぞれ図2（a）～（c）及び図3（a）、（b）に対応した製造プロセスを説明する図であるが、半導体マイクロマシン1を図1における縦方向、即ちC-C線にて切断した断面を示した図面である。即ち、図6（a-1）、図6（a-2）は、図2（a）、図4（a）と対応する工程の説明図であり、以下他の図面についても同様である。

30 【0063】まず、p型Si単結晶よりなる基板12に対し、フォトリソ工程により形成したレジストパターンをマスクにして、リンを加速電圧20keV、5E16cm⁻²という条件にて、イオン注入した。その後、上記基板12に対し、N₂雰囲気、1000℃、30分という条件でアニールを行った。これにより、半導体マイクロマシン1における基板12、該基板12の表面に設けた距離検出用電極18及び配線を得た。

40 【0064】次に、上記基板12上にエッチングストップ層54を、後述するエッチング液による基板12の侵食防止及びエッチング層54からの不純物の拡散防止のために設ける。即ち、上記基板12の表面に、SiH₄、NH₃を原料ガス、H₂をキャリアガスとして、温度800℃、減圧CVDにより、厚み100nmのSi₃N₄を形成する。これが上記エッチングストップ層54となる。また、上記エッチングストップ層54と基板12との間にSiO₂層を形成してもよい。

50 【0065】次に、上記エッチングストップ層54の表面に、SiH₄、PH₃、O₂を原料ガス、N₂をキャリアガスとして、基板12の温度を400℃に保持して、常圧CVDにより、厚み1.5μmのPSG（リンガラス）よりなるエッチング層55を設ける。

【0066】次に、図2（a）、図4（a）、図6（a-1）に示すごとく、上記エッチング層55の表面に、

SiH₄, NH₃を原料ガス, H₂をキャリアガスとして、温度800℃、減圧CVDにより、厚さ100nmのSi₃N₄よりなる下地膜50を形成する。

【0067】そして、図6(a-2)に示すごとく、フォトリソ工程により形成したレジストパターンをマスクにして、RIEにより、上記下地膜50をエッチングする。このエッチングにより、針状体15となる多結晶Si系薄膜57が形成される部分に対しては、上記下地膜50が剥離され、エッチング層55を露出した状態となし、一方、可動部13となる多結晶Si系薄膜57が形成される部分に対しては、上記下地膜50がそのまま残留する。これにより、エッチング層55とその表面に設けられた下地膜50とよりなる可動部側下地材531、そしてエッチング層55のみよりなる針状体側下地材532とを作成した。

【0068】次に、図2(b)、図4(b)、図6(b)に示すごとく、フォトリソ工程により形成したレジストパターンをマスクにして、RIEにより、上記エッチングストップ層54、エッチング層55、下地膜50をエッチングし、上記基板12を露出させると共にこれらを通するコンタクトホール500を形成する。

【0069】次に、図2(c)、図4(c)、図6(c)に示すごとく、SiH₄を原料ガス、H₂をキャリアガスとして、温度750℃、減圧CVDにより、厚さ2μmの多結晶Si系薄膜57を形成する。この時、上記コンタクトホール500内に上記多結晶Si系薄膜57と一体化した脚部559も同時に形成する。この部分は半導体マイクロマシン1において、針状体15を支える支持部となる。また、Si系薄膜形成時に、全面にSi系薄膜が形成された後に上記Si系薄膜の成長条件を変更してもよい。

【0070】次に、図3(a)、図5(a)、図7(a)に示すごとく、ドーパントであるリンを、イオン注入を利用してドーピングする。このドーピングにより、半導体マイクロマシン1において、検出用電極部162、駆動用電極部161、固定部17、固定部側駆動用電極部171として作用する領域に導電性を付与することができる。

【0071】次に、これら基板12をアニール炉を用いて、窒素雰囲気中で温度1000℃、30分にて熱処理を行う。これにより、上記多結晶Si系薄膜57の内部応力を緩和し、内部に含まれるドーパントを活性化させる。上記イオン注入と熱処理の代わりに、気相拡散又は固相拡散によるドーピングでもよい。

【0072】次に、図3(a)、図5(a)、図7(a)に示すごとく、フォトリソ工程によりレジストパターンを形成し、該レジストパターンをマスクにしてRIEにより上記多結晶Si系薄膜57をエッチングする。この時、同じパターンをマスクにして、上記下地膜50をエッチングしてもよい。これにより、可動部1

3、該可動部13の側面に設けられた駆動用電極部161、針状体15、固定部17、固定部側駆動用電極部171となる部分を成形する。なお、上記多結晶Si系薄膜57には、後述するエッチング液を導入する孔として、4μm四方程度の導入孔579が多数設けてある。

【0073】次に、エッチング層55に対してエッチング処理を施す。上記エッチング処理に当たっては、エッチング液としてバッファードフッ酸(BFH)を用いた。上記エッチング処理により、上記エッチング液は多結晶Si系薄膜57のエッチング領域より多結晶Si系薄膜57の下方のエッチング層55に侵入し、該エッチング層55を侵食する。

【0074】これにより、図3(b)、図5(b)、図7(b)に示すごとく、上記多結晶Si系薄膜57と基板12との間に空隙部11が形成される。その後、これを純水洗浄した後、アルコール(IPA)置換、次いで乾燥させる。以上により、本例にかかる半導体マイクロマシン1を得た。

【0075】次に、本例にかかる作用効果につき説明する。上記製造方法において、上記基板12には、可動部13となる多結晶Si系薄膜57を形成する可動部側下地材531と、針状体15となる多結晶Si系薄膜57を形成する針状体側下地材532とが設けてなり、ここに対し多結晶Si系薄膜57が下記の条件のもとで形成される。ここに条件とは、CVD法による上記多結晶Si系薄膜57の形成の初期段階においては、上記可動部側下地材531における核密度は、上記針状体側下地材532の核密度よりも高く保持されてあることである。

【0076】そして、本例において、上記可動部側下地材531はSi₃N₄よりなる下地膜50が形成されたエッチング層55よりなり、上記針状体側下地材531は、エッチング層55よりなる。即ち、上記可動部側下地材531の表面はSi₃N₄より形成されており、上記針状体側下地材532はPSGよりなる。

【0077】ところで、上記CVD法においては、図8(a)、(b)に示すごとく、上記可動部側下地材531及び上記針状体側下地材532に対し結晶核535が形成され、該結晶核535の表面で原料ガスが反応し、また各下地材531、532の表面で反応した原料ガスが拡散し、上記結晶核535に吸着し、多結晶Si系薄膜57の結晶粒536となる。また、上記可動部側下地材531の表面の核密度は、図8(b)に示すごとく高く、上記針状体側下地材532の表面の核密度は、図8(a)に示すごとく、低い。

【0078】このため、上記可動部側下地材531の表面においては図8(b)に示すごとく小さい結晶粒536が成長し、上記針状体側下地材532の表面においては、図8(a)に示すごとく大きい結晶粒536が成長する。これらのことより、本発明によれば可動部13の結晶粒536よりも針状体15の結晶粒536を大きく

することができる。従って、上記針状体15は、より単結晶に近い状態にある。

【0079】そして、上記針状体15は可動部13を支持すると共に、可動部13の振動の状態を決定する重要な部分である。この針状体15は単結晶に近い状態にあることから機械的特性のばらつきが殆ど存在しない。よって、上記針状体15のバネ定数等についてもばらつきが殆ど存在しないことから、上記可動部13における水平振動にはばらつきが殆ど存在しない。

【0080】そして、前述の従来技術において示すごとく、本例の半導体マイクロマシン1において角速度は、上記可動部13における水平振動とコリオリの力とにより生じる垂直方向の振動に基づいて検出される。以上により、本例にかかる半導体マイクロマシン1は特性のばらつきが少なく、精度よく角速度を検出することのできる角速度センサとして機能する。

【0081】実施形態例2

本例は、図9に示すごとく、レーザー光を用いて上記針状体における結晶粒を大きくした半導体マイクロマシンの製造方法について説明する。なお、本例にかかる半導体マイクロマシン1は実施形態例1及び図1に示したものと同様である。

【0082】以下に、本例にかかる半導体マイクロマシン1の製造方法について説明する。前述の図2(a)等々に示すごとく、実施形態例1と同様にして、半導体マイクロマシン1における基板12と、該基板12の表面に設けた距離検出用電極18及び配線を得た。そして、上記基板12上にエッチングストップ層54を設ける。この時、上記基板12と上記エッチングストップ層54の間にSiO₂層を形成してもよい。次に、上記エッチングストップ層の表面にPSGよりなるエッチング層55を設ける。

【0083】次に、図2(b)等々に示すごとく、上記エッチングストップ層54、エッチング層55をエッチングし、これらを貫通し、上記基板12が露出するコンタクトホール500を形成する。次に、図2(c)等々に示すごとく、SiH₄を原料ガス、H₂をキャリアガスとして、温度650℃にて、減圧CVDにより、厚さ2μmの多結晶Si系薄膜57を形成する。この時、上記コンタクトホール500内に上記多結晶Si系薄膜57と一体化した脚部559も同時に形成する。なお、Si系薄膜は非晶質でもよく、その形成には蒸着スパッタ、プラズマCVD、ECRやプラズマCVDを用いてもよい。

【0084】次に、上記多結晶Si系薄膜57に対しリンをドーピング、次に、これら基板12をアニール炉を用いて、窒素雰囲気中、温度1000℃、時間30分という条件の下で熱処理を行う。上記ドーピングの代わりに、上記Si系薄膜57形成時にリンドーピングしてもよい。また、ドーパントはAs、Sbでもよい。

【0085】次いで、図9に示すごとく、He-Neレーザー光を針状体15となる部分の多結晶Si系薄膜632に対し照射する。また、この照射の際には、可動部13となる部分の多結晶Si系薄膜631には上記レーザー光が当たらないようにする。この工程は、高温雰囲気(900℃程度)で行ってもよい。また、レーザー光を照射した領域の表面温度が1000~1050℃となるように、該レーザー光の照射強度を調節する。なお、上記照射に用いる光は光子エネルギーがSiのバンドギャップよりも大きければ、いかなる光源より発せられる光でもかまわない。例えば、ランプ光を用いることもできる。

【0086】次に、実施形態例1と同様にして、フォトリソ工程によりレジストパターンを形成し、該レジストパターンをマスクにして、RIEにより上記多結晶Si系薄膜57をエッチングする。これにより、可動部13、該可動部13の側面に設けられた駆動用電極部161、針状体15、固定部17、固定部側駆動用電極部171となる部分を成形する。なお、上記レーザー光による加熱は、フォトリソ工程による多結晶Si系薄膜57のパターニング後でもよい。

【0087】その後、実施形態例1と同様にして、上記エッチング層55をエッチングにより除去、間隙部を形成する。以上により半導体マイクロマシンを得る。

【0088】本例の製造方法においては、レーザーを照射することにより、針状体15となる部分の多結晶Si系薄膜631を加熱する。これにより、針状体15となる部分の多結晶Si系薄膜632の結晶粒を大きくすることができる。よって、より単結晶に近い状態にある針状体15を得ることができる。その他は実施形態例1と同様の作用効果を有する。

【0089】実施形態例3

本例は、図10に示すごとく、実施形態例2と同様にレーザー光を用いて上記針状体における結晶粒を大きくした半導体マイクロマシンの製造方法である。ただし、本例の製造方法においてはレーザー光の照射前に多結晶Si系薄膜に対して以下に示す誘電体膜を予め設けておく。なお、本例の製造方法により、実施形態例1と図1にかかる半導体マイクロマシン1を製造することができる。

【0090】本例にかかる製造方法において、エッチング層55の表面に多結晶Si系薄膜57を設け、これに対しリンをドーピング、その後、該エッチング層55、多結晶Si系薄膜57等を設けた基板12を熱処理するまでは、実施形態例2と同様である。

【0091】上記熱処理後、上記多結晶Si系薄膜57に対し、SiH₄、NH₃を原料ガス、H₂をキャリアガスとして、温度800℃、減圧CVDによりSi₃N₄よりなる第一誘電体膜641を形成する。その後、図10に示すごとく、上記第一誘電体膜641の中で、針

状体15となる部分の多結晶Si系薄膜632に設けられた部分をエッチングにより取り除く。

【0092】その後、更に上記針状体15となる部分の多結晶Si系薄膜632、及び上記可動部13となる部分の多結晶Si系薄膜631に対し、上記第一誘電体膜631と同一の方法により、同一の成分の第二誘電体膜642を設ける。この時、加熱光線の波長に対して、多結晶Si系薄膜631上の反射率を高く、多結晶Si系薄膜632上の反射率が低くなるよう膜厚を制御する。この結果、上記多結晶Si系薄膜631には二層の誘電体膜が、上記多結晶Si系薄膜632には、一層の誘電体膜が形成された状態となる。なお、上記第一、第二誘電体膜641、642は、プラズマCVDまたは、スパッタ法により形成してもよい。

【0093】次いで、実施形態例2と同様にして、レーザー光を、針状体15となる部分の多結晶Si系薄膜に対し照射する。また、レーザー光は全面に照射してもよい。また、照射時に、針状体15となる多結晶Si系薄膜の表面温度は1000℃～1050℃となることが好ましく、この温度で30分以上保持することが好ましい。また、上記レーザー光照射後、上記第一及び第二の誘電体膜641、642を除去することが好ましい。次いで、実施形態例2と同様にして、上記多結晶Si系薄膜をエッチング、可動部13、該可動部13の側面に設けられた駆動用電極部161、針状体15、固定部17、固定部側駆動用電極部171となる部分を成形する。その後、実施形態例1と同様にして、上記エッチング層をエッチングにより除去、間隙部を形成する。以上により半導体マイクロマシンを得る。

【0094】本例の製造方法において、可動部13となる多結晶Si系薄膜631におけるレーザー光の反射率が高く保持され、針状体15となる多結晶Si系薄膜632におけるレーザー光の反射率は低く保持されてなる。このため、針状体15となる多結晶Si系薄膜632を可動部13となる多結晶Si系薄膜631より高温で熱処理することができる。その他は実施形態例1と同様の作用効果を有する。

【0095】なお、本例の第一及び第二誘電体膜631、632はSi、N、よりなるが、これをSiO₂、SiON、Al₂O₃の膜より構成することもできる。

【0096】実施形態例4

本例は、実施形態例2と同様にレーザー光を用いて、上記針状体における結晶粒を大きくした半導体マイクロマシンの製造方法である。なお、本例の製造方法により、実施形態例1と図1にかかる半導体マイクロマシン1を製造することができる。

【0097】本例にかかる製造方法において、エッチング層の表面に多結晶Si系薄膜57を設け、これに対しリンをドーピング、その後、該エッチング層、多結晶Si系薄膜等を設けた基板12を熱処理するまでは、実施

形態例2と同様である。

【0098】次に、実施形態例1と同様にして、フォトリソ工程によりレジストパターンを形成し、該レジストパターンをマスクにして、RIEにより上記多結晶Si系薄膜をエッチングする。これにより、可動部13、該可動部13の側面に設けられた駆動用電極部161、針状体15、固定部17、固定部側駆動用電極部171となる部分を成形する。

【0099】次いで、上記多結晶Si系薄膜に対し、SiH₄、O₂を原料ガス、N₂をキャリアガスとして、基板12の温度を400℃に保持し、常圧CVDにより厚み0.5μmのSiO₂よりなる保護膜を形成する。

【0100】次に、上記針状体15の太さ程度までレンズまたは凹面鏡を用いて集光したHe-Neレーザー光を、上記針状体15の長手方向に照射・走査する。なお、この照射・走査の際には、針状体15と基板12とのコンタクト部を出発点として、ここより可動部13へ向かうようにレーザー光の走査方向を選択することが好ましい。更には、上記レーザー光の照射によって、Si系薄膜57を溶融再結晶化させることが好ましい、これにより、高品質な結晶性を有する針状体15を得ることがである。その後、実施形態例1と同様にして、上記エッチング層55及び上記SiO₂よりなる保護膜をエッチングにより除去、間隙部を形成する。以上により半導体マイクロマシンを得る。

【0101】本例の製造方法によれば、針状体となる多結晶Si系薄膜を溶融・再結晶化させてなる。このため、上記針状体は高い結晶性を有することができる。また、上記再結晶化の際に上記針状体を単結晶化することも可能となる。このため、優れた半導体マイクロマシンを得ることができる。その他は実施形態例1と同様の作用効果を有する。

【0102】なお、上記保護膜はSiO₂のかわりに、実施形態例3にて用いたSi₃N₄、SiO₂・SiON、Al₂O₃膜の単層または多層膜でHe-Neレーザー光の反射率の低い（反射率0.2以下）誘電体膜を用いてもよい。

【0103】実施形態例5

本例は、図11に示すごとく、電流を流すことにより針状体となる部分の多結晶Si系薄膜を加熱する半導体マイクロマシンの製造方法である。なお、本例の製造方法により、実施形態例1と図1にかかる半導体マイクロマシン1を製造することができる。

【0104】本例にかかる製造方法において、エッチング層55の表面に多結晶Si系薄膜57を設け、これに対しリンをドーピング、その後、該エッチング層55、多結晶Si系薄膜57等を設けた基板12を熱処理するまでは、実施形態例2と同様である。

【0105】上記熱処理の終了後、実施形態例2と同様に、上記多結晶Si系薄膜57をエッチングし、可動

部、該可動部の側面に設けられた駆動用電極部、針状体、固定部、固定部側駆動用電極部となる部分を成形する。

【0106】上記Si系薄膜のバターニングの後、針状体となる部分の多結晶Si系薄膜632に通電する。この通電は、図11に示すごとく、電流源65を用い、上記多結晶Si系薄膜632の温度が1000～1050℃となるように電流調節を行う。また、上記電流の通電経路としては、脚部559、該脚部559の下方に存在する導電部189等を利用して図11に示す点線のごとき通電経路を挙げることができる。

【0107】なお、これ以外にも、針状体-可動部-針状体を介して他の針状体と基板との接合された部分等を通電経路として利用することもできる。その後、実施形態例1と同様にして、上記エッチング層55をエッチングにより除去、間隙部を形成する。以上により半導体マイクロマシンを得る。その他は実施形態例1と同様である。また、本例の製造方法においても実施形態例1と同様の作用効果を有する。

【0108】

【発明の効果】上記のごとく、本発明によれば、特性にばらつきの少ない、半導体マイクロマシン及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】実施形態例1にかかる、半導体マイクロマシンの平面説明図。

【図2】実施形態例1にかかる、半導体マイクロマシンの製造工程を示す説明図。

【図3】図2に続く、半導体マイクロマシンの製造工程*

*を示す説明図。

【図4】実施形態例1にかかる、半導体マイクロマシンの製造工程を示す説明図。

【図5】図4に続く、半導体マイクロマシンの製造工程を示す説明図。

【図6】実施形態例1にかかる、半導体マイクロマシンの製造工程を示す説明図。

【図7】図6に続く、半導体マイクロマシンの製造工程を示す説明図。

【図8】実施形態例1にかかる、(a)針状体における結晶粒の説明図、(b)可動部における結晶粒の説明図。

【図9】実施形態例2にかかる、針状体となる部分の多結晶Si系薄膜に対するレーザー光を用いた加熱の説明図。

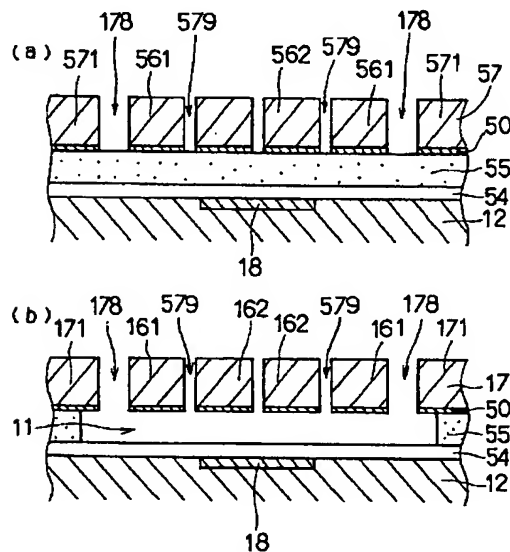
【図10】実施形態例3にかかる、多結晶Si系薄膜の表面に誘電体膜を設けた状態を示す説明図。

【図11】実施形態例5にかかる、針状体となる部分の多結晶Si系薄膜に対する電流を用いた加熱の説明図。

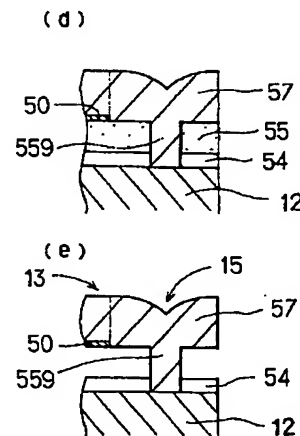
【符号の説明】

- 1... 半導体マイクロマシン、
- 11... 間隙部、
- 12... 基板、
- 13... 可動部、
- 15... 針状体、
- 53⁰... 可動部側下地材、
- 532... 針状体側下地材、
- 55... エッチング層、
- 57、631、632... 多結晶Si系薄膜、

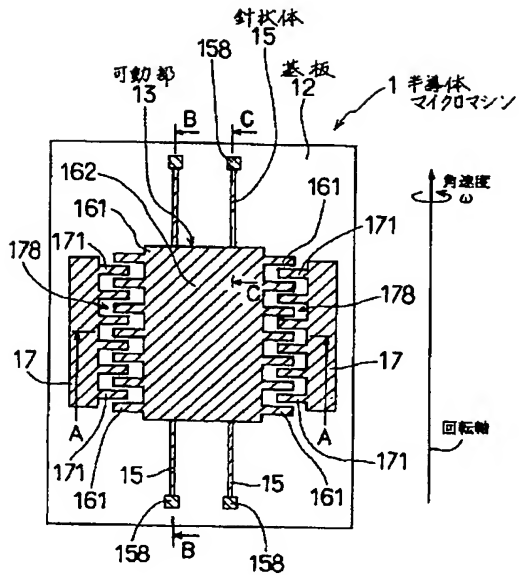
【図3】



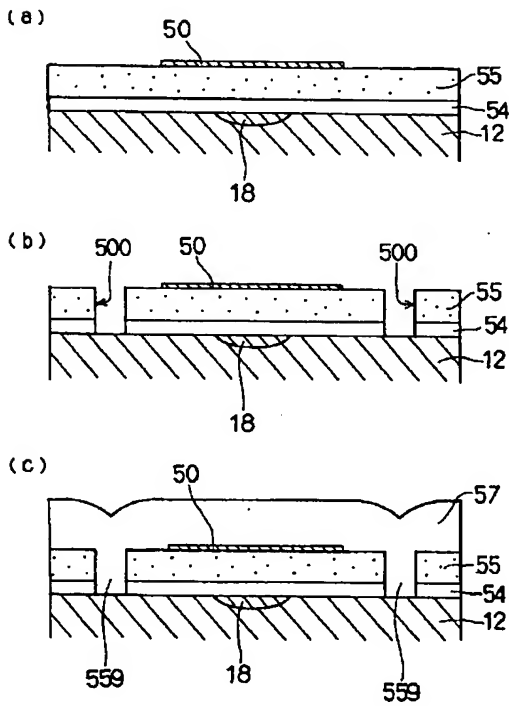
【図7】



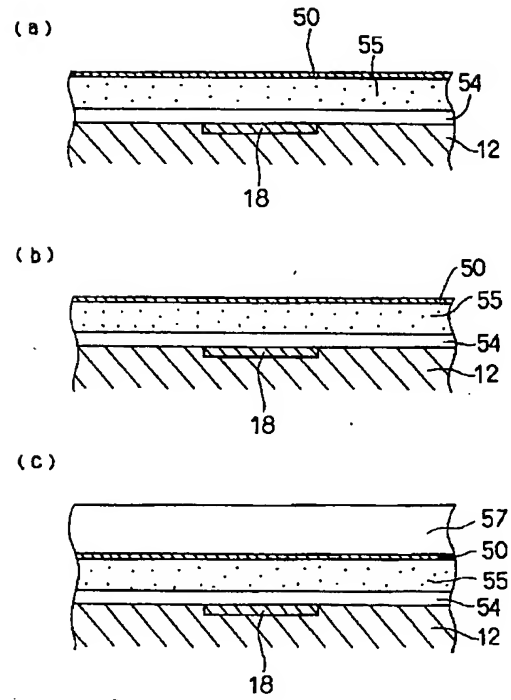
【図1】



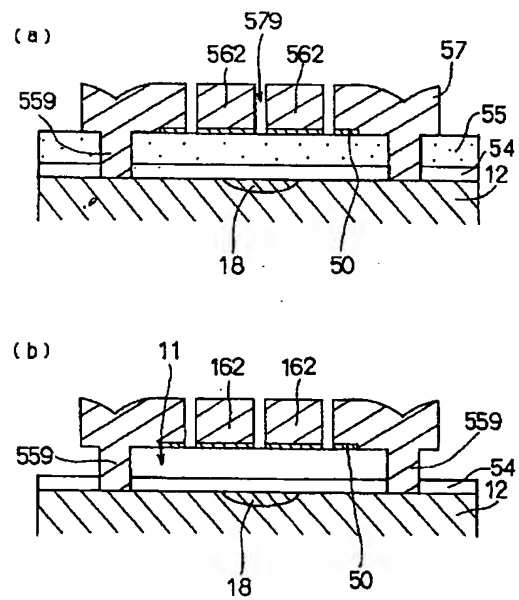
【図4】



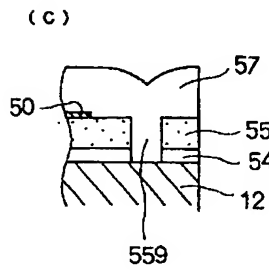
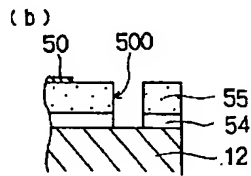
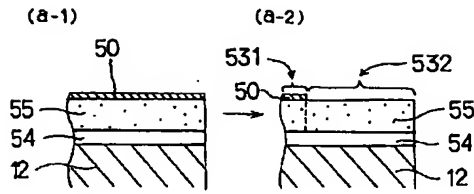
【図2】



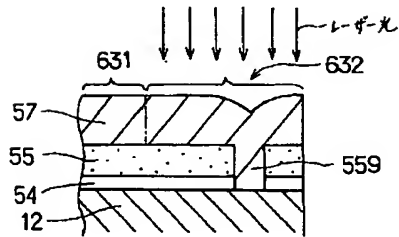
【図5】



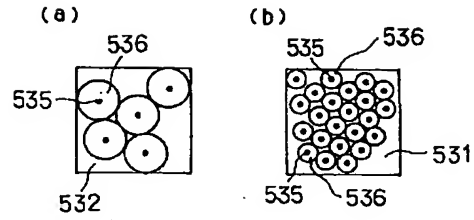
【図6】



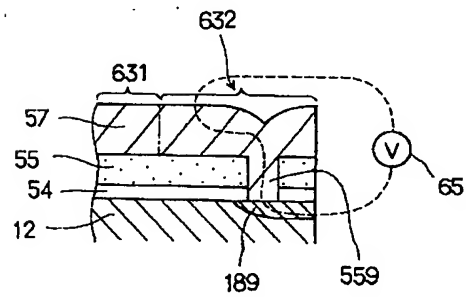
【図9】



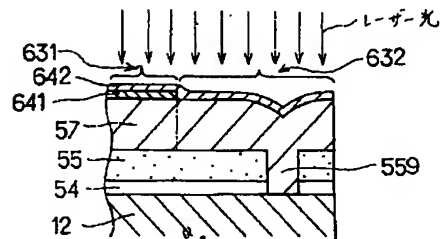
【図8】



【図11】



【図10】



PFS NO=9733035 CC=JP

集合をクリックすると一覧を10件単位で表示します。

DN : JP A2 10214978 (1998/08/11)

FAMILY MEMBERS

CC	PUBDAT	KD	DOC. NO.	CC	PR. DAT	YY	PR. NO.
JP	1998/08/11	A2	10214978	JP	1997/01/30	97	33035

S4	IP	1
S5	P	1
S6	U	0
